

УДК 663.551

ПРОГРАММИРУЕМОЕ ПОТЕНЦИОСТАТИЧЕСКОЕ УСТРОЙСТВО ДЛЯ ЭЛЕКТРОХИМИЧЕСКИХ ИЗМЕРЕНИЙ

© И.И. Горелкин, С.И. Горелкин

Gorelkin I.I., Gorelkin S.I., A programmable device for potentiostatic electrochemical measurements. The device consists of a 12-bit DAC and a direct voltage potentiostatic amplifier with an output within the range of ± 80 volts and a current up to 4 amps. The programme driver for controlling the device is also included.

Измерения, связанные с электрохимическими и коррозионными процессами, проводятся как в научных исследованиях, так и в массовых контрольных испытаниях в заводских и других производственных лабораториях. Стандартными методами при этом являются определение зависимости тока поляризации от потенциала исследуемого электрода (потенциостатический метод) или функции потенциала от величины тока поляризации (гальваностатический метод). С развитием микропроцессорной техники появилась возможность более гибкого программного управления процессом электрохимических измерений и его полной автоматизации. В зарубежных странах производится соответствующее микропроцессорное оборудование, однако, по стоимости оно доступно далеко не каждому НИИ, университету или заводской лаборатории в нашей стране. В то же время уже широкое распространение имеют персональные компьютеры, являющиеся, по существу, универсальным и наиболее важным блоком автоматизированной системы управления любым процессом при наличии соответствующих датчиков, измеряющих его параметры, и преобразователей, позволяющих изменять ход процесса под действием цифрового электрического сигнала. В случае электрохими-

ческих измерений никаких специальных датчиков и преобразователей вообще не требуется, так как и управление процессом, и измеряемое свойство представляют собой электрический сигнал. Единственными интерфейсными устройствами между электрохимической ячейкой и компьютером должны быть цифро-аналоговый и аналого-цифровой преобразователи (ЦАП и АЦП).

В данной работе описано устройство и программа для управления сравнительно простым в изготовлении и невысоким по стоимости ЦАП, позволяющим снимать поляризационные кривые в потенциостатическом режиме. Схема устройства показана на рис. 1. Ее основным элементом является микросхема AD7390, представляющая собой 12-разрядный ЦАП с последовательным TTL-совместимым входным интерфейсом. Для питания AD7390 требуется однополярный источник напряжением от 2,7 до 5,5 вольт, потребляемый ток при этом менее 100 мкА. Ввиду экономичности AD7390 очень удобен для использования с батарейным питанием, делающим излишними блоки стабилизации и фильтрации питающего напряжения и обеспечивающим наибольшие помехоустойчивость и точность преобразования.

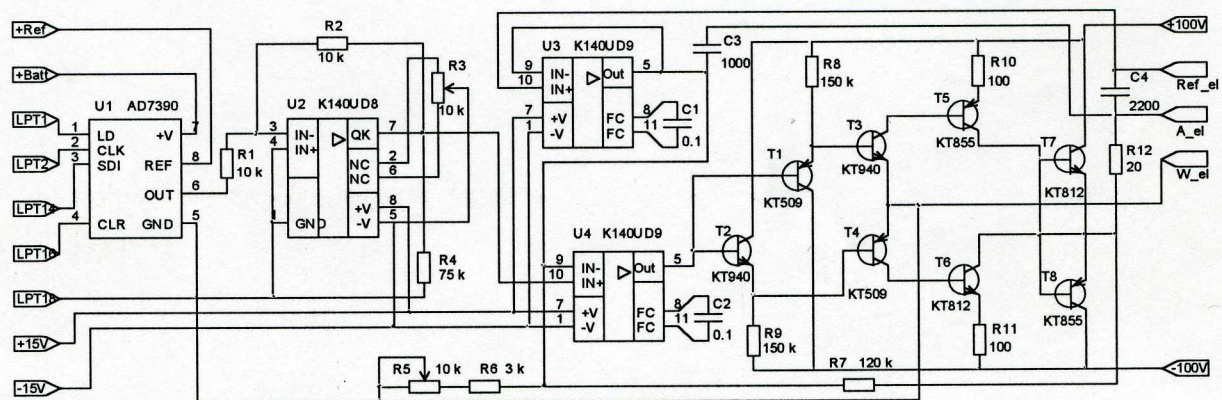


Рис. 1. Схема цифро-аналогового преобразователя и усилителя для питания электролитической ячейки. «W_{el}» – рабочий электрод, «Ref_{el}» – электрод сравнения, «A_{el}» – вспомогательный электрод

Выходное напряжение AD7390 определяется формулой:

$$U_{\text{вых}} = U_{\text{оп}} \cdot N/4096, \quad (1)$$

где $U_{\text{оп}}$ – опорное напряжение, меньшее или равное напряжению питания, N – число в интервале от 0 до 4095, вводимое в буферный регистр ЦАП. В качестве источника опорного напряжения можно использовать тот же источник, что и для питания микросхемы (выводы 7 и 8 соединяются между собой).

Работа AD7390 происходит следующим образом. Высокий уровень на входе LD (логическая единица) дает разрешение на загрузку 12-разрядного числа в виде последовательности бит, начиная со старшего разряда, подаваемых на вход данных SDI. Каждый бит загружается по переднему фронту импульса CLK. Появление логического нуля на LD означает конец загрузки и передачу числа из буферного регистра в ЦАП, где формируется аналоговый сигнал в соответствии с формулой (1), подаваемый на выход микросхемы. При этом на входе CLR необходимо наличие логической 1, так как в противном случае происходит обнуление буферного регистра. Таким образом, из четырех входных выводов AD7390 один (SDI) является входом данных (адрес порта LPT: 378h), остальные три – входы управления (адрес порта: 37Ah). В управляющем сигнале параллельного порта значение имеют только первые четыре бита: бит 0 стробирует данные на выводах D0–D7 (ножки 2-9 разъема LPT), бит 1 выполняет функции CLK, бит 2 – инициализация принтера, можно использовать для обнуления буферного регистра, бит 3 – выбор принтера, его состояние для нас не имеет значения.

Очевидно, что при выводе через параллельный порт максимальная скорость вывода информации по одному каналу ниже, чем при последовательном выводе. Однако для обозначенной выше цели применения ЦАП это различие совершенно несущественно. Кроме того, данная скорость останется неизменной и при подключении нескольких ячеек (до 8), в то время как при управлении через один последовательный порт каждая ячейка должна «обслуживаться» поочередно с другими.

В соответствии с описанной процедурой мы составили программу (рис. 2), работа которой заключается в следующем.

Команды 2, 5–7 считывают текущее состояние порта 37Ah и, переведя два младших бита в состояние 0, возвращают измененное число на выход порта. Тем самым ЦАП переключается в режим загрузки.

Заданное число N в начале программы командой 4 сдвигается в крайнее левое положение 32-разрядного регистра ebx и в дальнейшем при каждом прохождении цикла @1 сдвигается на одну позицию влево (команда 15) по мере вывода очередного разряда его в порт 378h. В регистре eax самый старший разряд числа переводится в крайнюю правую позицию (команда 12) и данный младший бит пересылается в порт 378h (команды 13, 14). Затем следует импульс таймера (16–20), цикл @1 повторяется 12 раз, и по окончании вывода всего числа бит загрузки переводится в состояние единицы (22, 23).

```
asm
1. push ebx
2. mov edx, $37A
3. mov ebx, eax
4. shl ebx, 20
5. in al, dx
6. and al, 11111100b // LD=0, CLK=0
7. out dx, al
8. mov ecx, 12
9. @1:
10. mov edx, $378
11. mov eax, ebx
12. rol eax, 1
13. and eax, 1 //берем младший бит
14. out dx, al
15. shl ebx, 1
16. mov edx, $37A
17. mov eax, 110b
18. out dx, al // импульс CLK=1
19. mov eax, 100b
20. out dx, al // импульс CLK=0
21. loop @1
22. mov eax, 101b
23. out dx, al //LD=1
24. pop ebx
25. end;
```

Рис. 2. Программа управления ЦАП

Время работы программы на компьютере с тактовой частотой 830 МГц составляет около 50 микросекунд.

Проследим за дальнейшим преобразованием сигнала с выхода AD7390 (рис. 1). Напряжение в интервале $0 \div U_{\text{вых}}$ операционным усилителем $U2$ преобразуется в биполярное напряжение от $-U_{\text{вых}}/2$ до $+U_{\text{вых}}/2$ и затем усиливается до необходимой величины ОУ $U4$ и каскадом транзисторов Т1–Т8. Коэффициент усиления определяется соотношением сопротивлений $K = R7/(R5 + R6)$. При нулевом сопротивлении $R5$ $K = 40$ и при изменении напряжения на выходе ЦАП от 0 до 4 В напряжение на выходе усилителя меняется от +80 В до –80 В. Одновременно происходит усиление по мощности, так что при достаточно малом сопротивлении электролитической ячейки величина тока может превышать 1 А. Сопротивление $R12$ служит ограничителем тока на случай короткого замыкания. Конденсаторы $C3$ и $C4$ повышают стабильность схемы, препятствуя возникновению осцилляций.

Схема потенциостатирования реализована на ОУ $U3$ и обеспечивает высокую стабильность потенциала рабочего электрода по отношению к электроду сравнения. Так, при сопротивлении нагрузки менее 100 Ом и заданном входном сигнале напряжения с амплитудой ± 1 В вызывает его изменение на величину не более ± 10 мВ, а при более высоких сопротивлениях нагрузки – менее ± 1 мВ. При изменении сопротивления раствора хлорида натрия (разбавлении), вызывающего рост напряжения на электролитической ячейке от 1,350 до 33,21 В, потенциал железного рабочего электрода величиной 0,853 В (относительно хлорсеребряного) также сохраняет постоянство в пределах ± 1 мВ.

Поступила в редакцию 14 января 2003 г.